

# Programmable Delay Chip 10E195 の評価

沼尻 雅哉 modified by 川田 章弘\*

2002/1/21(Last Up Date 2002/1/29)

## 1 目的

変調解析を行う際、IQ チャネル間のスキューが変調精度の悪化につながる事がわかっている。そこで変調解析用 AD ボードを設計する際にスキューを取り除けるように、Programmable Delay Chip 10E195(以下 195 と示す) を使用し IQ チャネルそれぞれのクロックのタイミングを微調整できるようにした。

195 のディレイ量は 1 ステップあたり約 20psec と微小なため本当に単調性があるのかどうか、また 1 ステップごとのディレイ量のばらつきの測定を行った。

## 2 結論

図 3 より 195 は単調増加性を持っていることがわかった。

図 4 より、1 ステップあたりディレイ量には大きなばらつきがあり、わずか 5psec 程度しか変化しない部分から 50psec 近く変化してしまう部分までであることがわかった。

これらの結果より、195 の絶対的なディレイ量は信用できないが、最悪でも 50p 程度の分解能でスキュー合わせに使う事は出来そうである\*1。

---

\* 社内でのみ使用するボード名称の削除等を担当

\*1 今回の測定では、測定系およびデバイスのジッタ成分の影響を極力減らすために 1 ポイントあたり約 1000 回のアベレージングをかけて測定しているので、実際に使用する際はジッタによる影響も考慮する必要がある。

### 3 測定方法

測定は変調解析用 AD ボード内部から信号を取り出し、ドライバとして 10EL89 をつなぎ、20dB のアッテネータを経由<sup>\*2</sup>してサンプリングオシロスコープ TDS8000 へ入力して、測定を行った。

195 の設定は、Qch の設定値は 63(中央値) に固定し Ich を 0 から 127 まで変化させた。ディレイ量はサンプリングオシロスコープ内蔵のマーカで読み取り、さらにジッタの影響を極力避けるため 1000 回のアベレーシングを行ったものを測定値とした。

測定系の概略を図 1 に示す。

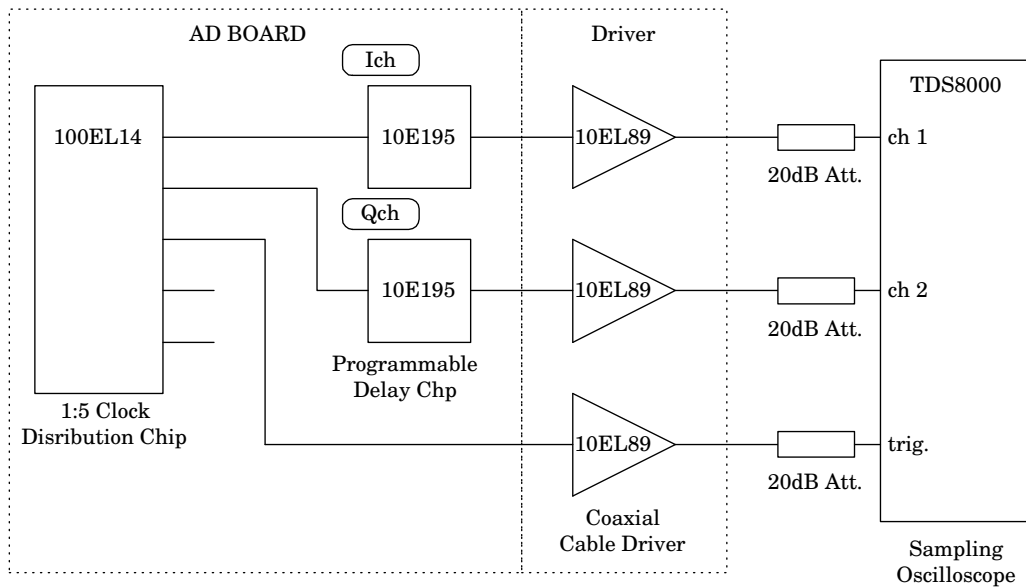


図 1: 測定系概略

10EL89 の周辺は、図 2 のような接続とした<sup>\*3</sup>。

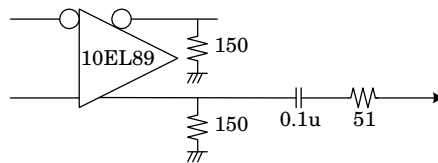


図 2: 10EL89 周辺

<sup>\*2</sup> サンプリングオシロスコープの入力保護のため。

<sup>\*3</sup> 接続ミス等でサンプリングオシロスコープに大きな DC がかかり損傷することがないように念のため AC カップルにした。

## 4 測定結果

Qch を固定 (設定値は 63) し、Ich を変化させたときの IQch 間のディレイを図 3 に示す。

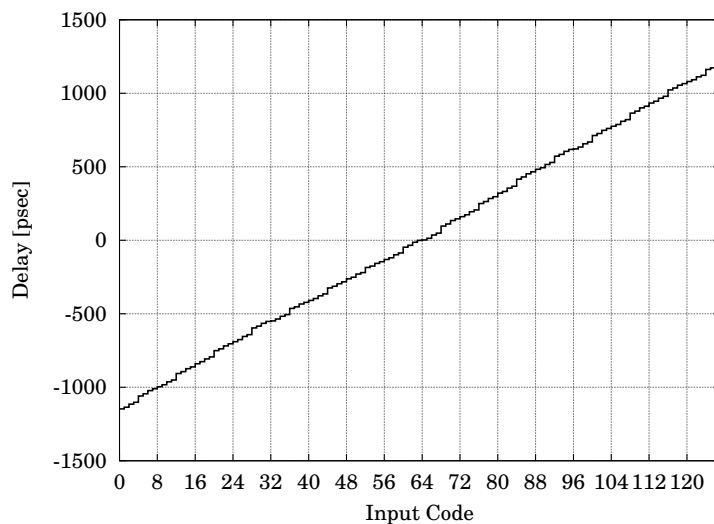


図 3: 入力コードとディレイ量の関係

各コードによってディレイ量がどれだけ変化したかの分布を図 4 に示す。これは、ディレイ量を 2psec ごとに区切りその出現頻度を示したものである。

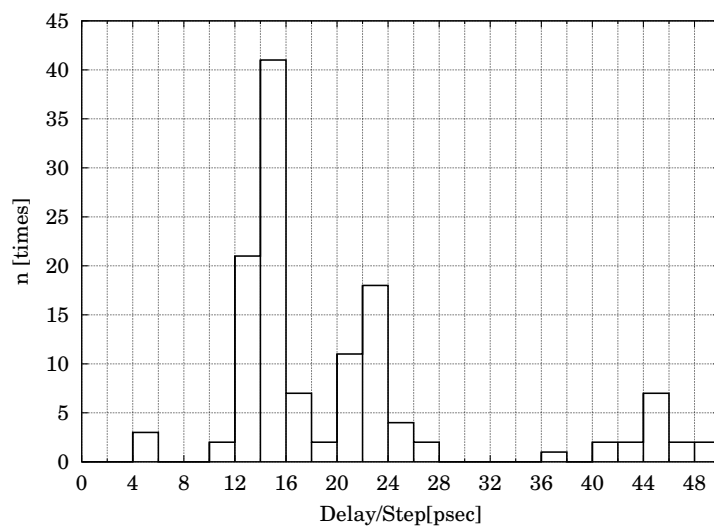


図 4: ディレイ量のばらつき